

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-349114

(43)Date of publication of application : 15.12.2000

(51)Int.Cl.

H01L 21/60

H01L 21/56

H01L 23/12

(21)Application number : 11-159089

(71)Applicant : MATSUSHITA ELECTRIC IND CO LTD

(22)Date of filing : 07.06.1999

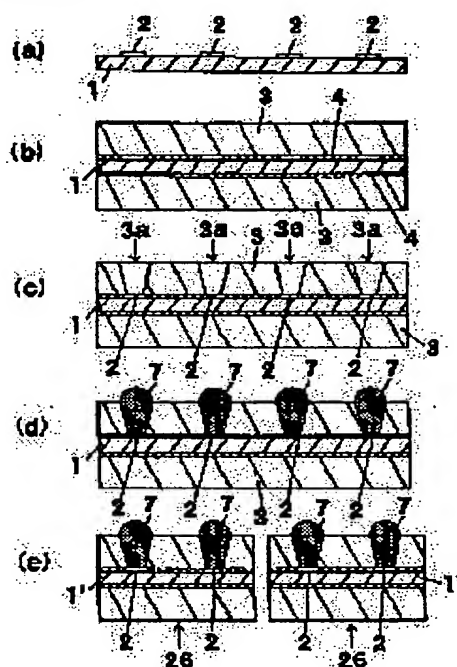
(72)Inventor : HAJI HIROSHI  
ARITA KIYOSHI  
NODA KAZUHIRO

## (54) SEMICONDUCTOR DEVICE AND MANUFACTURE THEREOF

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To provide semiconductor devices and the manufacturing method thereof wherein a semiconductor wafer is protected from a contamination due to an adhesion of a foreign material to the devices and the handling of the wafer is facilitated.

**SOLUTION:** In the manufacturing method of semiconductor devices, which manufactures a semiconductor material formed by sealing a semiconductor wafer 1 with a resin, the wafer 1 formed with a plurality of semiconductor elements 1' is pinched in between two sheetlike resin films 3 to thermally pressure-bond the films 3 to the wafer 1, thereby forming a resin layer 3. Through holes 3a to penetrate the layer 3 are formed in this layer 3 in the state corresponding to the positions of electrodes 2. After conductive parts 7 made to have continuity with the electrodes are respectively formed in each of these holes 3a, the wafer 1 is cut to obtain a plurality of the semiconductor devices 26. As a result, the layer 3 for sealing is formed on the electrode formation surface of the wafer 1 in the early stage of the manufacturing process of the devices 26 and with the wafer 1 protected from a contamination due to an adhesion of a foreign material to the devices in the manufacturing process, and the handling of the wafer 1 can be facilitated.



## LEGAL STATUS

[Date of request for examination]

16.05.2002

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

**BEST AVAILABLE COPY**

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号  
特開2000-349114  
(P2000-349114A)

(43)公開日 平成12年12月15日(2000.12.15)

(51)Int.Cl.

識別記号

F I

テ-マコ-ト(参考)

H 0 1 L 21/60  
21/56  
23/12

H 0 1 L 21/92  
21/56  
21/92  
23/12

6 0 4 A 5 F 0 6 1  
R  
6 0 4 B  
6 0 4 E  
F

審査請求 未請求 請求項の数 8 O L (全 11 頁) 最終頁に続く

(21)出願番号

特願平11-159089

(22)出願日

平成11年6月7日(1999.6.7)

(71)出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72)発明者 土師 宏

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(72)発明者 有田 潔

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(74)代理人 100097445

弁理士 岩橋 文雄 (外2名)

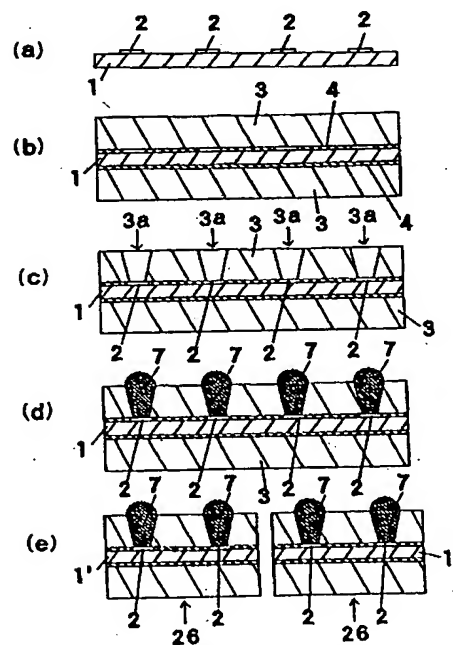
最終頁に続く

(54)【発明の名称】 半導体装置の製造方法および半導体装置

(57)【要約】

【課題】 製造工程での異物による汚染から保護され、ハンドリングが容易な半導体装置の製造方法および半導体装置を提供することを目的とする。

【解決手段】 半導体ウェハ1を樹脂で封止した半導体装置を製造する半導体装置の製造方法において、複数の半導体素子1'が形成された半導体ウェハ1を2枚のシート状の樹脂膜3の間に挟み込んで半導体ウェハ1に熱圧着することにより樹脂層3を形成する。この樹脂層3に電極2の位置に対応して樹脂層3を貫通する貫通孔3aを形成し、この貫通孔3a内に電極と導通する導電部7を形成した後半導体ウェハ1を切断して複数の半導体装置26を得る。これにより製造工程の早期段階で半導体ウェハ1の電極形成面上に封止用の樹脂層3を形成し、半導体ウェハ1を製造工程での異物付着による汚染から保護するとともに、ハンドリングを容易にすることができる。



1 半導体ウェハ 3 樹脂層 26 半導体装置  
1' 半導体素子 3a 貫通孔  
2 電極 7 導電部

## 【特許請求の範囲】

【請求項 1】半導体素子の少なくとも外部接続用の電極が形成された電極形成面上を樹脂で封止した半導体を製造する半導体装置の製造方法であって、複数の半導体素子が形成された半導体基板の電極形成面上に樹脂層を形成する樹脂層形成工程と、この樹脂層に前記電極位置に対応して前記樹脂層を貫通する貫通孔を形成する貫通孔形成工程と、この貫通孔内に前記電極と導通する導電部を形成する導電部形成工程と、前記半導体基板を切断して複数の半導体装置を得る工程とを含むことを特徴とする半導体装置の製造方法。

【請求項 2】前記樹脂層が半導体素子の少なくとも外部接続用電極形成面を封止する封止機能を有することを特徴とする請求項 1 記載の半導体装置の製造方法。

【請求項 3】前記樹脂層形成工程において、前記半導体基板の両面に樹脂層が形成されることを特徴とする請求項 1 記載の半導体装置の製造方法。

【請求項 4】前記両面に樹脂層を形成する工程において、2枚のシート状の樹脂膜の間に前記半導体基板を挟み込むことを特徴とする請求項 3 記載の半導体装置の製造方法。

【請求項 5】前記両面に樹脂層を形成する工程において、袋状の樹脂膜に前記半導体基板を挿入することを特徴とする請求項 3 記載の半導体装置の製造方法。

【請求項 6】半導体素子の少なくとも外部接続用の電極が形成された電極形成面上を樹脂で封止した半導体装置であって、複数の半導体素子が形成された半導体基板の電極形成面上に樹脂層を形成する樹脂層形成工程と、この樹脂層に前記電極位置に対応して前記樹脂層を貫通する貫通孔を形成する貫通孔形成工程と、この貫通孔内に前記電極と導通する導電部を形成する導電部形成工程と、前記半導体基板を切断して複数の半導体装置を得る工程とを含む半導体装置の製造方法によって製造されたことを特徴とする半導体装置。

【請求項 7】前記樹脂層が半導体素子の少なくとも外部接続用電極形成面を封止する封止機能を有することを特徴とする請求項 6 記載の半導体装置。

【請求項 8】前記樹脂層形成工程において、前記半導体基板の両面に樹脂層が形成されることを特徴とする請求項 6 記載の半導体装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する後術分野】本発明は、半導体素子の外部接続用の電極上に導電部を形成して成る半導体装置の製造方法および半導体装置に関するものである。

## 【0002】

【従来の技術】電子機器の基板などに実装される半導体装置は、従来はウェハ状態で回路パターン形成が行われ、個片に分割された後の半導体素子の外部接続用電極に、リードフレームのピンや金属バンプなどを接続し、この

接続部分を含む半導体素子全体を樹脂モールドで封止して半導体装置とするパッケージング工程を経て製造されている。

【0003】ところで、半導体は信頼性を確保するためにゴミや異物による汚染を極力排除する必要がある、その製造工程においては取り扱いに細心の注意が求められる。このため、表面が保護されていない半導体素子を用いるパッケージング工程は雰囲気中の微細異物を排除したクリーンルーム内で作業が行われ、また、搬送時のダメージを防ぐため特殊なキャリアに保持された状態で取り扱われる。

## 【0004】

【発明が解決しようとする課題】ところが、クリーンルーム設備や、専用の特殊キャリアなどを準備するためには多額の設備費用が必要とされ、このことが半導体製造コストの低減を妨げる大きな要因となっており、前述のウェハ状態でのパッケージングにおいても製造工程における異物付着による汚染からの半導体ウェハの保護を低コストで行うことが課題となっていた。また近年半導体ウェハは薄型化が進行しており、上述の問題に加えて自動化装置における半導体ウェハのハンドリングもますます困難になっていることから、半導体ウェハのハンドリング性を改善することが望まれていた。

【0005】そこで本発明は、製造工程での異物付着による汚染から保護され、ハンドリングが容易な半導体装置の製造方法および半導体装置を提供することを目的とする。

## 【0006】

【課題を解決するための手段】請求項 1 記載の半導体装置の製造方法は、半導体素子の少なくとも外部接続用の電極が形成された電極形成面上を樹脂で封止した半導体を製造する半導体装置の製造方法であって、複数の半導体素子が形成された半導体基板の電極形成面上に樹脂層を形成する樹脂層形成工程と、この樹脂層に前記電極位置に対応して前記樹脂層を貫通する貫通孔を形成する貫通孔形成工程と、この貫通孔内に前記電極と導通する導電部を形成する導電部形成工程と、前記半導体基板を切断して複数の半導体装置を得る工程とを含む。

【0007】請求項 2 記載の半導体装置の製造方法は、請求項 1 記載の半導体装置の製造方法であって、前記樹脂層が半導体素子の少なくとも外部接続用電極形成面を封止する封止機能を有する。

【0008】請求項 3 記載の半導体装置の製造方法は、請求項 1 記載の半導体装置の製造方法であって、前記樹脂層形成工程において、前記半導体基板の両面に樹脂層が形成される。

【0009】請求項 4 記載の半導体装置の製造方法は、請求項 3 記載の半導体装置の製造方法であって、前記両面に樹脂層を形成する工程において、2枚のシート状の樹脂膜の間に前記半導体基板を挟み込むようにした。

【0010】請求項5記載の半導体装置の製造方法は、請求項3記載の半導体装置の製造方法であって、前記両面に樹脂層を形成する工程において、袋状の樹脂膜に前記半導体基板を挿入するようにした。

【0011】請求項6記載の半導体装置は、半導体素子の少なくとも外部接続用の電極が形成された電極形成面上を樹脂で封止した半導体装置であって、複数の半導体素子が形成された半導体基板の電極形成面上に樹脂層を形成する樹脂層形成工程と、この樹脂層に前記電極位置に対応して前記樹脂層を貫通する貫通孔を形成する貫通孔形成工程と、この貫通孔内に前記電極と導通する導電部を形成する導電部形成工程と、前記半導体基板を切断して複数の半導体装置を得る工程とを含む半導体装置の製造方法によって製造されたものである。

【0012】請求項7記載の半導体装置は、請求項6記載の半導体装置であって、前記樹脂層が半導体素子の少なくとも外部接続用電極形成面を封止する封止機能を有する。

【0013】請求項8記載の半導体装置は、請求項6記載の半導体装置であって、前記樹脂層形成工程において、前記半導体基板の両面に樹脂層が形成される。

【0014】本発明によれば、半導体装置の製造工程の初期段階で半導体基板の電極形成面上に封止用の樹脂層を形成することにより、半導体基板を製造工程での異物による汚染から保護し、ハンドリングを容易にすることができる。

【0015】

【発明の実施の形態】次に本発明の実施の形態を図面を参照して説明する。図1は本発明の一実施の形態の半導体装置の製造方法の工程説明図、図2は同半導体ウェハの平面図、図3、図4は同半導体装置の製造方法の工程説明図、図5(a)は同半導体ウェハの斜視図、図5

(b)は同半導体ウェハの断面図、図6は同半導体ウェハの平面図、図7、図8は同半導体ウェハの斜視図、図9は同レーザ加工装置の正面図、図10、図11、図12、図13は同半導体装置の製造方法の工程説明図、図14は同半導体ウェハの断面図、図15は同半導体ウェハ切断装置の正面図、図16、図17は同半導体装置の実装状態を示す断面図である。

【0016】まずはじめに本発明の半導体装置の製造方法について説明する。

【0017】(1)樹脂層形成工程

図1(a)において、1は複数の半導体素子が形成された半導体基板としての半導体ウェハである。図2に示すように、半導体ウェハ1には複数の半導体素子1'が格子状に形成されており、半導体素子1'の上面には、外部接続用の電極2が形成されている。また、半導体ウェハ1の表面には位置認識用の認識マークM、半導体素子の境界を示す境界線BLが形成されている。この認識マークMの機能については後述する。

【0018】次に、図1(b)に示すように、半導体ウェハ1の上面の電極形成面および下面には樹脂層3が形成される。この樹脂層形成には、エポキシ樹脂やポリイミド樹脂などの樹脂材料を200 $\mu$ m程度の厚さのシート状に加工した樹脂膜3の片面に接着剤4をコートしたものが用いられる。この樹脂層3は、半導体ウェハ1の上下両面を保護するのみならず、半導体ウェハ1から半導体素子1'が切り出された後においてもそのまま封止用の樹脂として機能する。

【0019】したがって、樹脂層3に用いる樹脂材料には半導体素子を保護するための封止機能を有するものを選ばれる。すなわち、耐湿性、耐マイグレーション性、外力に対する十分な強度、電気絶縁性等、封止材として満足できる性能を有するものでなければならない。このような樹脂は、既に半導体装置の製造に用いられているものでよい。また、半導体装置を基板に実装した後の信頼性を高めるために、上述した樹脂にSiO<sub>2</sub>等のフィラーを混合したものを使用してもよい。この実装後の信頼性については後述する。

【0020】次に樹脂層形成の第1の例を図3、図5を参照して説明する。第1の例は半導体ウェハ1をシート状の樹脂膜で挟み込むものであり、図3に示すように、供給ローラ8から供給される上下2枚の同じ厚さのシート状の樹脂膜3の間に半導体ウェハ1を送り込んで挟み込む。樹脂膜3には予め片面に接着剤4(図5(b)参照)がコートされており、樹脂膜3は接着剤4側を向かい合わせた状態でガイドローラ9Aにガイドされて供給される。

【0021】そしてこの2枚の樹脂膜3の間に半導体ウェハ1が送り込まれ、次いで樹脂膜3によって挟み込まれた半導体ウェハ1を熱圧着ローラ9Bの間を通過させることにより、樹脂膜3を半導体ウェハ1に熱圧着する。これにより図5(a)に示すように、円形の半導体ウェハ1は表裏両面を矩形の樹脂膜3により封止された状態となる。この状態では、図1(c)および図5

(b)に示すように、樹脂膜3が半導体ウェハ1に接着されることにより、同じ厚さの樹脂層3が半導体ウェハ1の両面に形成される。なお本実施の形態では熱硬化性の接着剤を用いて半導体ウェハ1に樹脂膜を貼りつける場合を例に説明したが、光硬化性の接着剤を用いて貼りつけてもよい。ただしこの場合には、樹脂膜としては光透過性のものに限られる。

【0022】次に樹脂層形成の第2の例を図4を参照して説明する。第2の例は、図4に示すように、2枚の樹脂膜3を加工した袋状の樹脂膜3C内に半導体ウェハ1を挿入し、この状態で樹脂膜3を上下両方向から半導体ウェハ1に熱圧着する。この方法によっても、第1の例と同様に半導体ウェハ1の両面に同じ厚さの樹脂層3を形成することができる。なお、樹脂層3を形成する方法として、上述のような樹脂膜を用いる替わりに、液状の

樹脂を前記半導体ウェハに均一に塗布する方法や、電着により樹脂を半導体ウェハ1の表面に付着させる方法を用いてもよい。いずれの方法においても、十分な厚さを有する樹脂層を簡便な方法により低コストで形成することが出来る。ただし、樹脂層を均一な厚さで形成するという点では、シート状の樹脂膜を接着剤を用いて貼りつける方法が好ましい。

【0023】このように、半導体製造工程における早期段階の半導体ウェハ状態において、半導体ウェハの少なくとも電極形成面側に封止用の樹脂層を形成することにより、半導体ウェハ1を製造工程での異物付着による汚染から有効に保護することができるとともに、薄くて撓みやすい半導体ウェハ1を樹脂層3により補強して運搬時などの半導体ウェハ1のハンドリングを容易にすることができる。なお、このときに半導体ウェハ1の表裏両面に樹脂層3を形成することにより、封止による保護と補強の効果をさらに確実なものとして行うことができるとともに、樹脂層3が半導体ウェハ1に対して上下対称に配置されるため温度変化に伴うそりや変形を極めて小さく抑えることができる。

【0024】次に、半導体ウェハ1の樹脂層3に設けられる開口部について説明する。図4に示すように、袋状の樹脂層3には開口部Aが予め形成されている。この開口部Aは図5(a)および図6に示すように、樹脂膜3を熱圧着した状態で半導体ウェハ1に形成された認識マークMの位置と合致するように配置されている。したがって、半導体ウェハ1が樹脂層3によって封止された状態においても、認識マークMを光学的手段によって認識することができ、後述するように後工程における半導体ウェハ1の位置決めを高精度で行うことが出来る。なお、半導体ウェハ1に認識マークMを形成する替わりに、特定位置の半導体素子1'の電極2の位置に同様の開口部を設け、この電極2を認識マークとして認識するようにしてもよい。さらには、半導体素子の境界を示す境界線BLや半導体素子表面の回路パターン等の特徴部を認識マークの代用としてもよい。

【0025】また、図7に示すように、半導体ウェハ1を封止する樹脂層3の樹脂材質として、半導体ウェハ1の上面を透視可能な透明樹脂膜3Dを用いるようにしてもよい。さらには、図8に示すように、半導体ウェハ1の縁部に樹脂層3が無い未封止部Eを設けるようにしてもよい。この場合、未封止部Eは半導体ウェハ1の縁部の全周に設けても、または部分的にのみ設けるようにしてもよい。いずれの場合においても、半導体ウェハ1の上面の認識マークMや電極2などの特徴部を光学的に認識することが可能となっている。

#### 【0026】(2)貫通孔形成工程

次に、両面に樹脂層3が形成された半導体ウェハ1に対して貫通孔形成が行われる。この貫通孔形成にはレーザ加工が用いられ、電極2の位置に対応して樹脂層3を貫

通する貫通孔を形成する。図9はこの貫通孔形成工程において用いられるレーザ加工装置を示している。

【0027】図9において、位置決めテーブル11に設けられたワーク保持部12には樹脂層形成工程を経て樹脂層が形成された半導体ウェハ1が保持されている。ワーク保持部12の上方にはレーザ光源部13およびレーザ走査部14から構成されたレーザ照射装置が配設されており、レーザ照射装置にはカメラ15が装着されている。レーザ走査部14は、ポリゴンミラーやガルバノミラー等の周知の光学要素を備えており、レーザ光源部13から発射されたレーザ光を半導体ウェハ1の表面に向かって垂直に照射するとともに、図9の矢印a、aで示す所定の範囲内でレーザ光の照射位置を変更する。カメラ15は半導体ウェハ1の認識マークMを撮像する。記憶部17は半導体ウェハ1の設計データ、すなわち認識マークMと電極2の相対的な位置関係を示すデータを格納している。

【0028】位置決めテーブル11、レーザ光源部13、レーザ走査部14、カメラ15、認識部17は制御部16に接続されている。制御部16はレーザ光源部13のON/OFFを制御し、位置決めテーブル11およびレーザ走査部14制御することにより、半導体ウェハ1に対するレーザ光の照射部位を制御する。本実施の形態では、位置決めテーブル11およびレーザ走査部14が半導体ウェハ1に対してレーザ光を位置決めする位置決め手段となっている。

【0029】カメラ15に撮像された半導体ウェハ1の撮像データを制御部16によって処理することにより、半導体ウェハ1の表面に形成された認識マークMの位置を検出するとともに、この認識マークMの位置に関するデータと記憶部17に格納されている認識マークMと電極2との相対的な位置関係を示すデータに基づいて位置決めテーブル11上における電極2の位置が求められる。

【0030】したがって、この位置検出結果に基づいて位置決めテーブル11、レーザ走査部14を制御することにより、半導体ウェハ1の電極2の位置にレーザ光を正確に照射することが出来る。この貫通孔形成においては、半導体ウェハ1の上面すなわち電極形成面側の樹脂層3の電極2に対応した位置にレーザ光を照射することにより、照射位置にある樹脂が昇華し、図1(c)に示すように、樹脂層3には開口部が底部よりも広いテーパ形状で電極2の表面に到達する貫通孔3aが形成される。

【0031】なお貫通孔形成工程において、電極2に到達する貫通孔をレーザ加工のみで形成する替わりに、以下に説明するようなレーザ加工とプラズマ処理を組み合わせた貫通孔形成方法を用いてもよい。この方法は、所定位置に凹部を形成する粗加工にレーザ加工を用い、仕上げ加工にプラズマ処理を用いるものである。以下図1

0を参照して説明する。図10(a)において、樹脂層3にはレーザ加工により電極2の位置に対応して凹部3a'が形成される。このとき、厚さtが10 $\mu$ m程度の未除去樹脂膜3bを凹部3a'底面の電極2表面に残留させた状態でレーザ光の照射を停止する。そしてこの後、残留した未除去樹脂膜3bを除去するためのプラズマ処理が行われる。

【0032】図10(b)に示すように、半導体ウェハ1はプラズマ処理装置18の処理室19内に収容され、電極20上に載置される。処理室19内を真空排気部21によって排気し、次いでガス供給部22によって酸素ガスを含むプラズマ発生用ガスを処理室19内に供給する。この状態で高周波電源23を駆動して電極20に高周波電圧を印加することにより処理室19内にはプラズマが発生し、半導体ウェハ1の上面のプラズマ処理が行われ、樹脂層3の表面3cおよび凹部3a'内部のプラズマのエッチング作用が及んだ部分は樹脂が除去される。このとき、電極2表面に残留していた未除去樹脂膜3bが完全に除去されるように、プラズマ処理条件、処理時間が設定される。これにより、樹脂層3の各電極2に対応した位置には、樹脂残さのない良好な貫通孔3a(図1(c)参照)が形成される。

【0033】このように、樹脂層3への貫通孔形成に際し、レーザ加工とプラズマ処理とを組み合わせることにより、レーザ加工とプラズマ処理の長所を生かして効率的で品質の優れた加工を行うことが出来る。すなわち、粗加工にレーザ加工を採用することにより高い位置精度で樹脂除去効率のよい加工が行えるとともに、電極2表面に未除去樹脂膜3bを残留させることにより、レーザ加工時の熱が電極2を介して半導体素子に伝達されることによる半導体素子の熱ダメージを防止することができる。そして未除去樹脂膜3bの除去を目的とした仕上げ加工にプラズマ処理を用いることにより、半導体素子への熱ダメージを生じることなくレーザ加工後の電極2表面の未除去樹脂膜3bとともに、凹部3a'内にレーザ加工によって生じた樹脂残さを良好に除去することが出来る。

#### 【0034】(3) 導電部形成工程

次に、貫通孔3a内に導電部を形成する工程について説明する。導電部を形成する工法としては、電極2の表面に金属をメッキして成長させる方法や、ペースト状の導電材を用いる方法、あるいは両者を組み合わせた方法が適用できる。以下本明細書では、ペースト状の導電材を貫通孔3aの内部に充填し、この導電材を加熱することにより、導電部を形成する方法を例に説明を行う。ペースト状の導電材としては、クリーム半田等の金属ペーストや導電性樹脂が用いられる。金属ペーストの場合には、加熱によって金属成分を溶解させて半導体素子の電極と接合して導電部となり、導電性樹脂の場合は貫通孔内で熱硬化することによって電極と電気的に導通した導

電部となる。次に図面を用いて導電部形成工程を具体的に説明する。

【0035】図11は、金属ペーストを用いて導電部を形成する工程を示している。金属ペーストは導電性の金属粒子と液状の有機溶剤とを混合してペースト状としたものであり、その代表的なものとしてクリーム半田が知られている。まずはじめに、図11(a)に示すように金属ペーストであるクリーム半田5が充填される。クリーム半田5はスキージ等のへら状のものを用いて充填される。次いで、貫通孔3aに充填されたクリーム半田5上には、図11(b)に示すように導電性ボールとしての半田ボール6が搭載される。この半田ボール6はクリーム半田5と同じ半田で形成されている。

【0036】この後半導体ウェハ1はリフロー工程に送られここで加熱される。これにより、半田ボール6およびクリーム半田5中の半田粒子が熔融し、電極2上面と半田接合される。これにより、図11(c)に示すように、貫通孔3aには電極2と導通する導電部7が形成される(図1(d)も参照)。この導電部7は、樹脂層3の上面よりも上方に突出する突出部7aを一体的に備えたものとなっている。

【0037】次に、導電部形成工程の他の方法について図12を参照しながら説明する。図12(a)に示すように、貫通孔3aが設けられた樹脂層3の上面にスクリーンマスク25を装着し、貫通孔3aの位置に対応して設けられたパターン孔25aを介して、貫通孔3a内とパターン孔25a内にクリーム半田5を充填する。これにより、図12(b)に示すように貫通孔3a内部のみならず樹脂層3の上面にもクリーム半田5が供給される。そしてこの後加熱によりクリーム半田5中の半田粒子を熔融させるが、各貫通孔3aの位置には充分量のクリーム半田5が供給されているので、熔融した半田は貫通孔3aの上側に突出した状態で固化し、図12

(c)に示すように各貫通孔3aの位置には、電極2と導通した導電部7が形成される。

【0038】図13は導電部形成工程のさらに他の方法を示している。この方法は、図11の半田ボール搭載を省略したものである。すなわち、貫通孔3a内にクリーム半田5を充填し(図11(a))、加熱して半田粒子を熔融させて導電部50を形成する(図11(b))。この導電部50は突出部を持たないので半導体素子をフェイスアップ状態(電極形成面を上に向けた状態)で基板に実装する場合や、基板側の電極に凸部が形成されているような場合に有効である。なお本実施の形態では、金属ペーストに替えて導電性樹脂を使用してもよい。導電性樹脂は熱硬化性の樹脂に銀等の金属粉を混ぜ合わせたものであり、貫通孔3a内で硬化して導電部となる。

【0039】図14はさらに別の方法を示すものであり、図13に示す方法で形成された導電部50の上面に突出部となるパンプ51を形成するものである。パンプ



51はワイヤボンディングもしくは金属ボールを接合する方法で作られる。このように導電部と突出部とを別々に作成する工法は、前述の図12および図13に示す方法に比べて工程が多くなるものの、導電部は作業性に優れたペースト状導電材を使用し、突出部は基板との接合性に優れた金等の金属で形成するような場合に有利な方法である。

#### 【0040】(4) 半導体ウェハ分割工程

以上のように導電部が形成された半導体ウェハ1は、半導体ウェハ分割工程に送られる。ここでは、図15に示すような半導体ウェハ切断装置にセットされて各半導体素子ごとに切断される。図15において、位置決めテーブル31に設けられたワーク保持部32には、導電部形成工程を経て導電部が形成された半導体ウェハ1が保持されている。ワーク保持部32の上方には昇降テーブル33および半導体ウェハ1の認識マークMを撮像するカメラ36が配設されており、昇降テーブル33にはウェハ切断部34が装着されている。ウェハ切断部34は円板状の切断刃35を備えており、切断刃35によって半導体ウェハ1は切断される。

【0041】位置決めテーブル31、昇降テーブル33、ウェハ切断部34、カメラ36、記憶部38は制御部37に接続されている。記憶部38は半導体ウェハ1の設計データすなわち認識マークMと半導体素子の境界線BLとの相対的な位置関係を示すデータを格納している。制御部37は位置決めテーブル31を制御することにより半導体ウェハ1に対する切断刃35の位置を制御する。本実施の形態では、位置決めテーブル31が半導体ウェハ1に対して切断刃35を位置決めする位置決め手段となっている。カメラ36に撮像された半導体ウェハ1の撮像データを制御部37によって処理することにより、半導体ウェハ1の表面に形成された認識マークMの位置を検出するとともに、この認識マークMの位置に関するデータと記憶部38に格納されている認識マークMと境界線BLとの相対的な位置関係を示すデータに基づいて位置決めテーブル31上における境界線BLの位置が求められる。

【0042】したがって、この位置検出結果に基づいて位置決めテーブル31およびウェハ切断部34を制御することにより、半導体ウェハ1の所定位置を切断することができる。この半導体ウェハ分割工程においては、半導体ウェハ1に格子状に形成された半導体素子1' (図2参照)の分割線に沿って樹脂封止後の半導体ウェハ1を切断することにより、図1(e)に示すように、電極形成面が樹脂封止された半導体装置26が完成する。

【0043】次に、図16、図17を参照して本実施の形態の半導体装置の製造方法によって製造された半導体装置を、基板へ実装した実装構造について説明する。図16は半田の導電部7が形成された半導体装置26を基板27に半田接合によって実装した例を示している。図

16(a)に示すように、半導体素子1'下面に樹脂層3が形成され樹脂層3の貫通孔3aに導電部7が形成された半導体装置26を、電極28が形成された基板27に搭載する。半導体装置26を搭載した基板27を加熱することにより、導電部7は溶融して電極28に半田接合される。

【0044】このようにして得られる実装構造は、前述のように半導体素子1'の下面からのバンプ高さが十分に確保されているため、実装状態において実装高さhを確保することが出来る。また実装状態では、半導体素子1'の外部接続用の電極2と導電部7との接合部は周囲を十分な厚さの樹脂層3に強固に囲まれた状態にある。したがって、ヒートサイクル時の基板21と半導体素子1'との熱膨張係数の差に起因する熱応力は接合部に集中的に作用せず、樹脂層3が全く存在しない状態や、樹脂層3があってもその厚さが薄い場合と比較して低い応力レベルに抑えられ、結果として実装後の信頼性が高まる。また樹脂層3に含まれるフィラの含有率を変えて樹脂層3の熱膨張係数を半導体素子1'と基板の熱膨張係数の中間の値に調整することにより、実装後の信頼性をさらに高めることができる。

【0045】図17は、金属バンプが形成された半導体装置26をボンドによって基板27に接着して実装する例を示している。図17(a)に示すように、ボンド29が塗布された基板27上に、導電部7が形成された半導体装置26を搭載する。導電部7を電極28に押圧した状態でボンド29を硬化させることにより、図17

(b)に示すように半導体装置26は基板27に実装される。この場合においても、実装後には十分な実装高さhが確保され、樹脂層3はボンド層29とともにヒートサイクル時の熱応力を緩和する応力緩和層として機能する。これにより、図16に示す例と同様に電極2と導電部7との接合部の応力は低いレベルに抑えられる。

【0046】このように、上記いずれの場合においても、十分な実装高さが確保されていることと相まって、樹脂層3は十分な厚さで接合部を強固に補強しているため、半導体装置26の実装後の信頼性を大幅に向上させることができる。また半導体装置の製造工程の早期段階で半導体ウェハ1を封止用の樹脂で保護してしまうことから貫通孔形成工程以降の工程においてクリーンルームや特殊なキャリアを必ずしも必要としないので、設備に要する費用を削減でき、信頼性と低コストの両立を可能としている。

【0047】さらに、樹脂層を貫通する導電部形成にペースト状の導電材を用いることにより、メッキによる方法と比べて低コストで十分な厚さの樹脂層を形成することが可能となっている。したがって、ペースト状の導電材を用いることにより高い信頼性を備えた半導体装置をさらに低コストで製造することができ、高い信頼性と低コストの両立をより高い次元で実現することができる。

【0048】なお本実施の形態では、半導体ウェハの両面に樹脂層3を形成する例を示したが、半導体素子の電極形成面のみに樹脂層3を形成するようにしてもよい。この場合においても、半導体素子の電極形成面を汚染やダメージから有効に保護することが出来る。

【0049】

【発明の効果】本発明によれば、半導体装置の製造工程の早期段階で半導体基板の電極形成面上に封止樹脂層を形成するようにしたので、半導体基板を製造工程での異物付着による汚染から有効に保護できるとともに、運搬時や取り扱い時のハンドリングを容易にすることができる。

【図面の簡単な説明】

【図1】本発明の一実施の形態の半導体装置の製造方法の工程説明図

【図2】本発明の一実施の形態の半導体ウェハの平面図

【図3】本発明の一実施の形態の半導体装置の製造方法の工程説明図

【図4】本発明の一実施の形態の半導体装置の製造方法の工程説明図

【図5】(a) 本発明の一実施の形態の半導体ウェハの斜視図

(b) 本発明の一実施の形態の半導体ウェハの断面図

【図6】本発明の一実施の形態の半導体ウェハの平面図

【図7】本発明の一実施の形態の半導体ウェハの斜視図

【図8】本発明の一実施の形態の半導体ウェハの斜視図

【図9】本発明の一実施の形態のレーザ加工装置の正面図

図

【図10】本発明の一実施の形態の半導体装置の製造方法の工程説明図

【図11】本発明の一実施の形態の半導体装置の製造方法の工程説明図

【図12】本発明の一実施の形態の半導体装置の製造方法の工程説明図

【図13】本発明の一実施の形態の半導体装置の製造方法の工程説明図

【図14】本発明の一実施の形態の半導体ウェハの断面図

【図15】本発明の一実施の形態の半導体ウェハ切断装置の正面図

【図16】本発明の一実施の形態の半導体装置の実装状態を示す断面図

【図17】本発明の一実施の形態の半導体装置の実装状態を示す断面図

【符号の説明】

1 半導体ウェハ

1' 半導体素子

2 電極

3 樹脂層

3a 貫通孔

5 クリーム半田

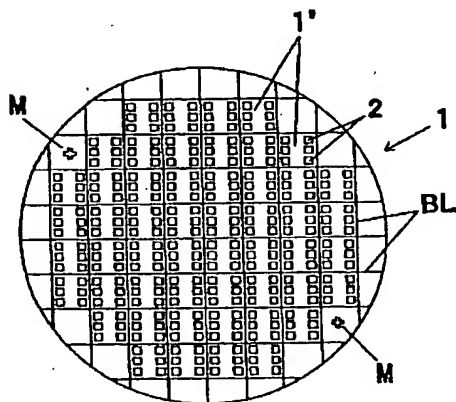
6 半田ボール

7、50 導電部

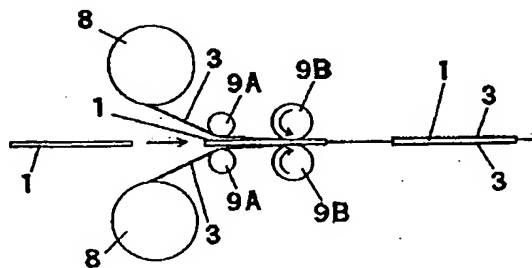
26 半導体装置

27 基板

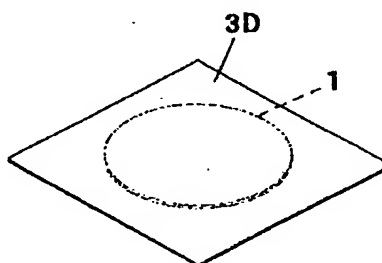
【図2】



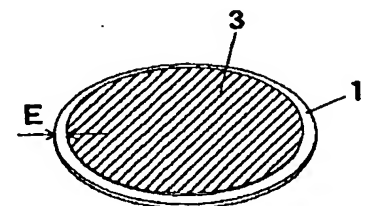
【図3】



【図7】

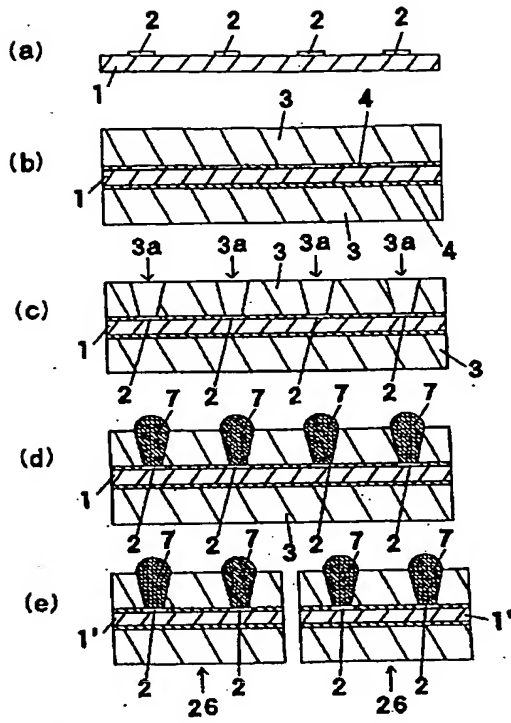


【図8】



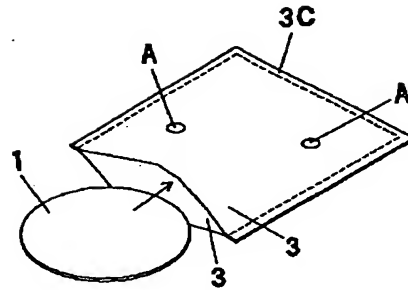


【図1】

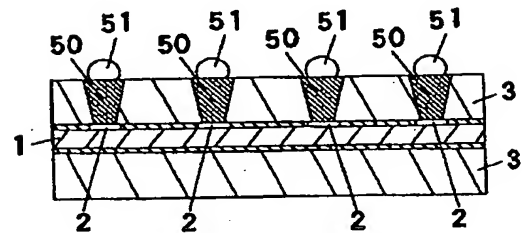


1 半導体ウエハ    3 樹脂層    26 半導体装置  
1' 半導体素子    3a 貫通孔  
2 電極    7 導電部

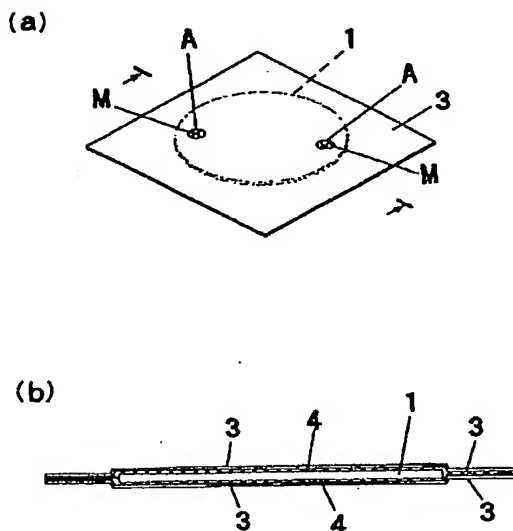
【図4】



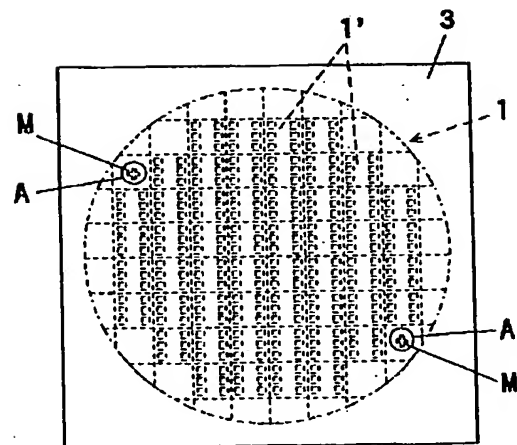
【図14】



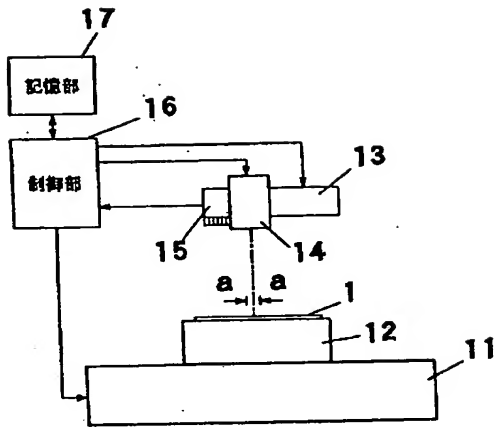
【図5】



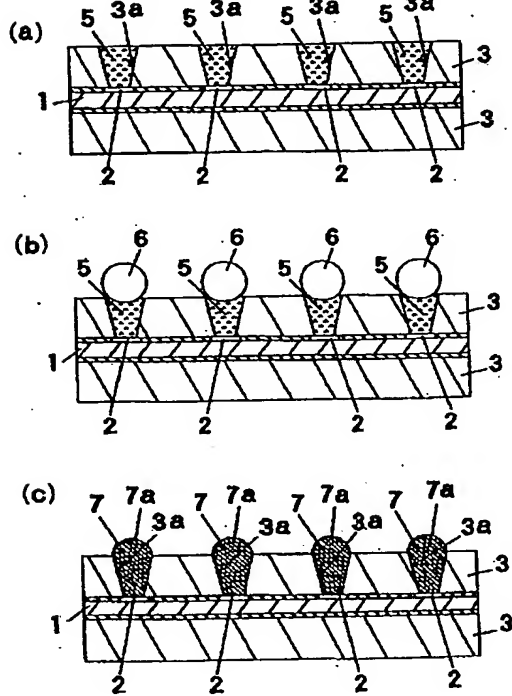
【図6】



【図9】

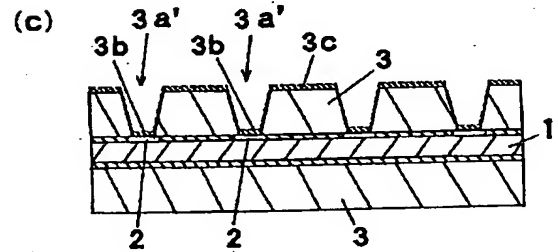
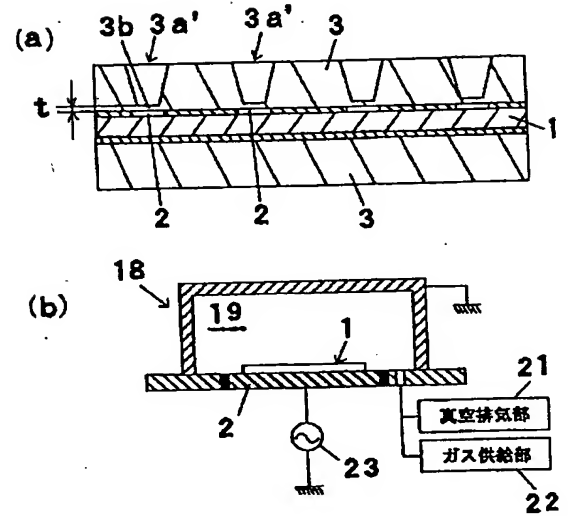


【図11】

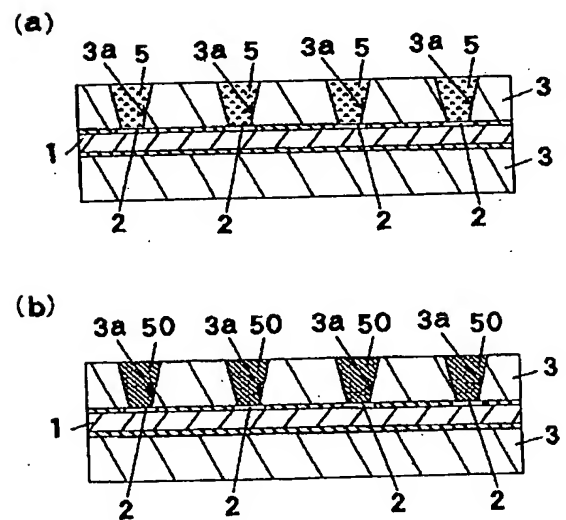


5 クリーム半田 6 半田ボール

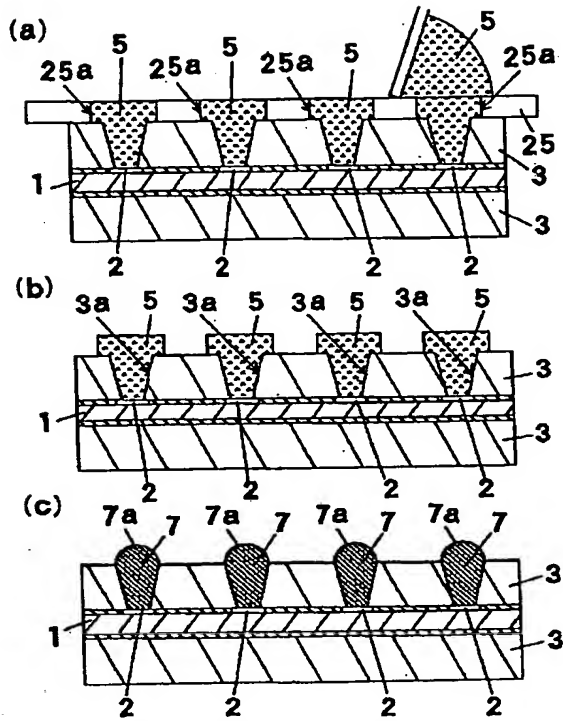
【図10】



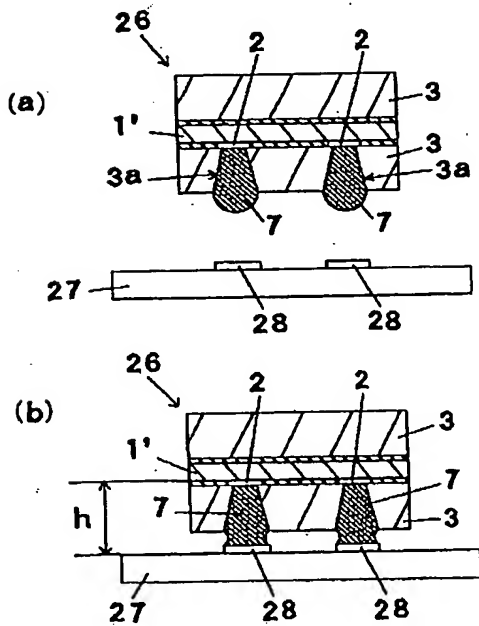
【図13】



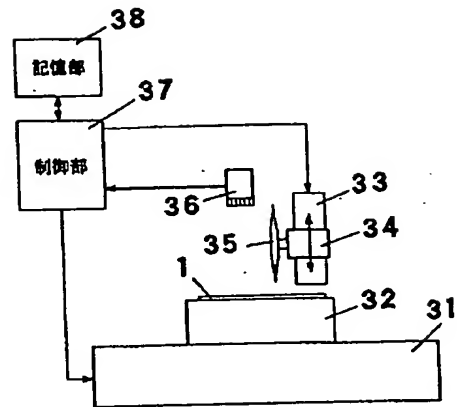
【図12】



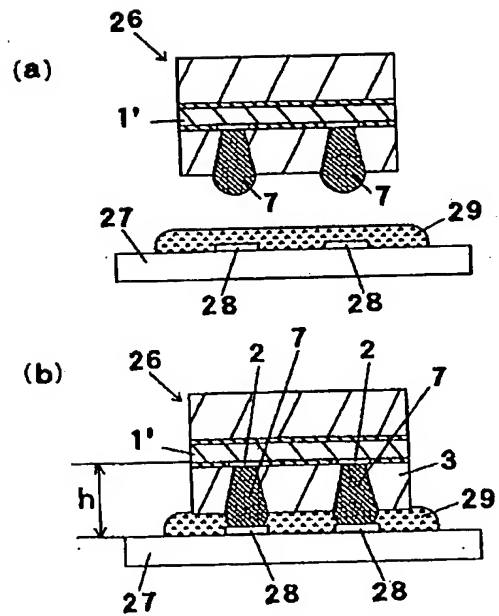
【図16】



【図15】



【図17】



フロントページの続き

(51)Int. Cl.<sup>7</sup>

識別記号

F I  
H 0 1 L 23/12

ターマコード(参考)

L

(72)発明者 野田 和宏

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内Fターム(参考) 5F061 AA01 BA07 CA03 CA22 CA26  
CB13